

TRANSLATION FROM JAPANESE

- (19) JAPANESE PATENT OFFICE (JP)
(11) Unexamined Patent Application (Kokai) No. 55-87424
(12) Unexamined Patent Gazette (A)

Identification

(51) Int Cl.³: Symbol: JPO File No.:

H01L 21/20		7739-5F
C30B 29/26		6703-4G
H01L 21/84		7739-5F
29/80		7925-5F

(43) Disclosure Date: 2 July, 1980

Number of Inventions: 1

Request for Examination: Not filed

(3 pages total [in original])

(54) Title of the Invention: Semiconductor device

(21) Application No. 53-163176

(22) Filing Date: 26 December, 1978

(72) Inventor OZAWA, Akira

Fujitsu Ltd.

1015 Shimokodanaka, Nakahara-ku, Kawasaki-shi

(72) Inventor SHIBATOMI, Akihiro

Fujitsu Ltd.

1015 Shimokodanaka, Nakahara-ku, Kawasaki-shi

(72) Inventor IHARA, Masaru

Fujitsu Ltd.

1015 Shimokodanaka, Nakahara-ku, Kawasaki-shi

(71) Applicant FUJITSU LTD.

1015 Shimokodanaka, Nakahara-ku, Kawasaki-shi

(74) Agent MATSUOKA, Koshiro, Patent Attorney

SPECIFICATION

1. Title of the Invention

Semiconductor device

2. Claims

A semiconductor device, characterized by comprising: a single crystal layer of magnesia spinel $(\text{MgO})_{1-x}(\text{Al}_2\text{O}_3)_x$, $x = 0.5-0.9$; and a single crystal compound semiconductor active layer, epitaxially grown in sequence on a single crystal silicon substrate.

3. Detailed Description of the Invention

The present invention relates to a semiconductor device formed on a novel wafer structure, and particularly to a compound semiconductor device.

The conventional process for producing substrate wafers for field effect semiconductor devices employing, for example, gallium arsenide (GaAs) compounds involves cutting substrates from single crystal GaAs doped with chromium (Cr) or the like, depositing a GaAs buffer layer over the substrate, and then forming a GaAs active layer on the surface thereof. The interposition of an epitaxial buffer layer between the active layer and the substrate is done because the cut single crystal substrates contain numerous crystal defects and have poor crystallinity, and because the high impurity concentration results in poor insulating properties. Since compounds such as GaAs for use as single crystal substrates and buffer layers are expensive, there has been proposed a semiconductor

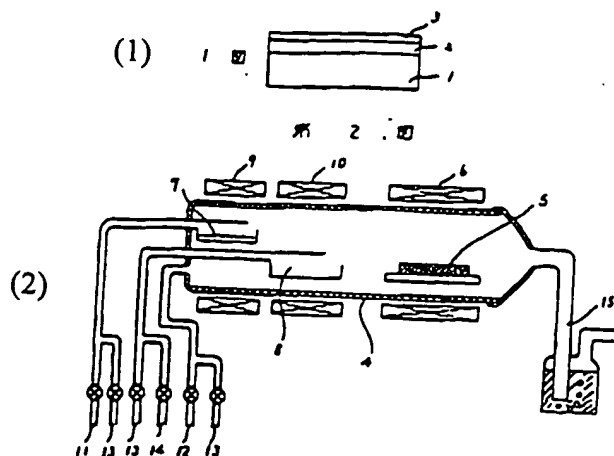
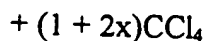
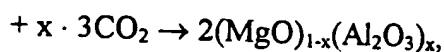
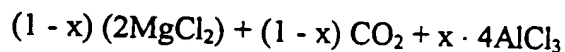
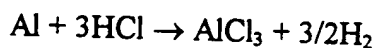
device wherein the aforementioned drawbacks are eliminated by growing a single crystal alumina (Al_2O_3) layer on a substrate of single crystal silicon (Si) and using the Al_2O_3 layer as the buffer layer. This Al_2O_3 buffer layer exhibits high electrical insulating properties, but has the drawback of dilatory effects on the characteristics of the semiconductor device due to poor lattice matching between the Si substrate and the GaAs buffer layer.

It is an object of the present invention to provide an inexpensive substrate wafer having an interposed buffer layer with good lattice matching, with the aim of providing a semiconductor device comprising a single crystal layer of magnesia spinel $(\text{MgO})_{1-x}(\text{Al}_2\text{O}_3)_x$, $x = 0.5-0.9$ (buffer layer) and a single crystal compound semiconductor layer (active layer), epitaxially grown in sequence on an Si substrate.

A fuller understanding of the invention is provided by the following description embodiments, made with reference to the accompanying drawings.

Fig. 1 shows in sectional view a substrate wafer of the invention comprising an Si substrate 1 approximately 300 μm thick and having formed thereon a single crystal buffer layer of magnesia spinel $(\text{MgO})_{1-x}(\text{Al}_2\text{O}_3)_x$, $x = 0.5-0.9$ about 1 to 2 μm [thick], and on the top face thereof a single crystal GaAs active layer 3 several \AA thick.

The chemical reaction for epitaxy of the magnesia spinel on Si substrate 1 is given by the following two formulas.



The source materials must all be of high purity. 99.999% metallic Al, 99.99% HCl gas, 99.9% CO₂ gas, and the like may be used.

Fig. 2 shows the vapor phase epitaxy unit for the magnesia spinel. 4 is a quartz reaction tube, 5 is an Si substrate, 6 is a heating element for the substrate, 7 is a source boat containing aluminum, 8 is a source boat containing a magnesium chloride (MgCl₂) liquid, and 9 and 10 are heaters therefor. The gas line system includes [a line] 11 for delivering hydrochloric acid (HCl) gas, [a line] 12 for delivering carbon dioxide (CO₂) gas, [a line] 13 for delivering hydrogen (H₂) gas, a purge line 14, and [a line] 15 for venting waste gas after the reaction.

The Al metal contained in source boat 7 is heated, reacted with the HCl gas (delivered on H₂ carrier gas) to give the reaction represented by formula (1), forming aluminum chloride (AlCl₃) gas. The magnesium chloride (MgCl₂) liquid contained in source boat 8 is heated to produce MgCl₂ gas which is then carried to the Si substrate 5 on H₂ gas. A separate CO₂ gas/H₂ gas feed is delivered directly to the quartz reaction tube 4, and these are mixed, giving rise to the equation represented by formula (2) whereby magnesia spinel is deposited on a Si substrate 5 heated by heating element 5 [sic].

Heating temperatures for Si substrate 5, source boat 7, and source boat 8 are 1100°C, 600°C, and 900°C, respectively. Where HCl gas flow rate is 20 cc/min, CO₂ gas flow rate is 60 cc/min, and H₂ gas flow rate is 15 L/min, the rate of growth of the magnesia spinel is 0.08 μm/min, and a good epitaxial layer is obtained.

Next, a single crystal GaAs active layer is grown over the single crystal magnesia spinel buffer layer. Source gases for epitaxy of the active layer include inter alia trimethylgallium ((CH₃)₃Ga) and arsine (AsH₃); triethylgallium ((C₂H₅)₃Ga) and arsine

(AsH₃); and diethylgallium chloride ((C₂H₃)₂GaCl) and arsine (AsH₃). The method described in the present embodiment employs (CH₃)₃Ga and AsH₃.

Fig. 3 shows the vapor phase epitaxy unit for the GaAs active layer. 16 is a quartz reaction bell jar, 17 is an Si substrate furnished with a magnesia spinel epitaxial layer, 18 is a heating element (a high frequency coil or the like), and 19 is a carbon susceptor, rotary motion being imparted to the carbon susceptor. The gas line system includes [a line] 20 for delivering (CH₃)₃Ga on H₂ carrier gas, [a line] 21 for delivering AsH₃ on H₂ carrier gas, a line 22 for delivering the dopant, and [a line] 23 for venting waste gas after the reaction. It is possible to use hydrogen sulfide (H₂S) or the like as an n type dopant, or dimethylzinc ((C₂H₃)₂Zn) or the like as a p type dopant.

Using a vapor phase epitaxy unit of this kind, epitaxy of AsH₃ and (CH₃)₃Ga in a molar ratio of 10 to 30 with the Si substrate 17 heated to a temperature of 700-740°C affords a high-quality GaAs epitaxial [layer] having a smooth face. That is, the GaAs epitaxial layer is a substantially uniform epitaxial layer with good crystallinity and a surface substantially free of hillock and pyramid projections. As noted, the use of the single crystal magnesia spinel buffer layer is responsible for this, due to smaller lattice mismatch than is the case where a single crystal Al₂O₃ buffer is used. Measurement of lattice mismatch is about 1% where x = 0.5 in the magnesia spinel layer and about 4.5% where x = 0.9, versus 5.6% with a γ-Al₂O₃ layer and 15% with a α-Al₂O₃ layer. Good crystallinity is achieved where x > 0.5 in the magnesia spinel layer, and therefore x = 0.5 is selected as the upper limit.

Using substrate wafers produced in this manner, it becomes possible to produce inexpensive semiconductor devices of high quality, such as microwave semiconductor

elements, MESFETs, Gunn diodes, varactors, and the like provided on the surface with a GaAs active layer.

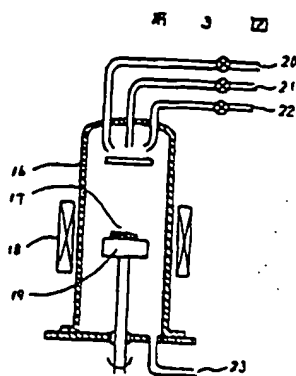
While the preceding description pertains to GaAs semiconductor devices, the invention is applicable to other compound semiconductor devices as well, and has immense practical value in inexpensive manufacture of highly reliable semiconductor devices.

4. Brief Description of the Drawings

Fig. 1 shows in sectional view a substrate wafer for use in a semiconductor device of the invention; Fig. 2 shows a vapor phase epitaxy unit for a single crystal magnesia spinel layer; and Fig. 3 shows a vapor phase epitaxy unit for a single crystal GaAs layer.

1: single crystal silicon substrate; 2: single crystal magnesia spinel layer; 3: single crystal GaAs.

Agent: MATSUOKA, Koshiro, Patent Attorney



⑫ 公開特許公報 (A)

昭55—87424

⑪ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 昭和55年(1980)7月2日

H 01 L 21/20

7739—5F

C 30 B 29/26

6703—4G

H 01 L 21/84

7739—5F

発明の数 1

29/80

7925—5F

審査請求 未請求

(全 3 頁)

⑭ 半導体装置

川崎市中原区上小田中1015番地
富士通株式会社内

⑮ 特 願 昭53—163173

⑯ 発 明 者 井原賢

⑰ 出 願 昭53(1978)12月26日

川崎市中原区上小田中1015番地

⑱ 発 明 者 大沢昭

富士通株式会社内

川崎市中原区上小田中1015番地

⑲ 出 願 人 富士通株式会社

富士通株式会社内

川崎市中原区上小田中1015番地

⑳ 発 明 者 柴田昭洋

㉑ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

シリコン単結晶基板上に順次エピタキシャル成

長せしめられたマグネシヤ スピネル (MgO)_{1-x}(Al₄O₃)_x, x=0.5~0.9 の単結晶層及び化合物半導

体単結晶動作層を有することを特徴とする半導体

装置。

3. 発明の詳細な説明

本発明は新規なウエーハ結晶構造上に形成せしめる半導体装置、特に化合物半導体装置に関する。

従来、例えばガリウム砒素 (GaAs) 化合物を用いた電界効果半導体装置に用いる基板ウエーハはクロム (Cr) などをドーブした GaAs 単結晶より基板を切り出し、該基板上に GaAs 緩衝層を設けて、その表面に GaAs 動作層を形成していた。この様な動作層と基板との間に緩衝層をエピタキシャル成長せしめるのは切り出した単結晶基板が結晶欠陥など多くて結晶性がよくないことと不純物

濃度高く絶縁性が悪いためである。そして単結晶

基板や緩衝層に GaAs などの化合物を用いると高価であるため、前記欠点の除去も狙ってシリコン

(Si) 単結晶基板上にアルミナ (Al₂O₃) 単結晶

エピタキシャル層を成長せしめ、該 Al₂O₃ を緩衝

層として使用する半導体装置が提案されている。

該 Al₂O₃ 緩衝層は電気的絶縁性は高いが、Si 基板や GaAs 動作層との結晶整合性が余り良くなく半導体装置の特性に悪影響を及ぼす欠点がある。

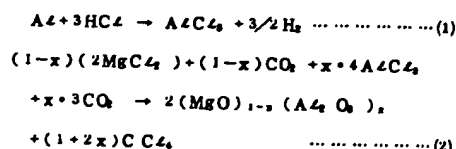
本発明はかような欠点を除去した結晶整合性の良い緩衝層を介在せしめた安価な基板ウエーハを用い得るようにすることを目的とし、Si 基板上に順次エピタキシャル成長せしめられたマグネシヤ スピネル (MgO)_{1-x} (Al₄O₃)_x, x=0.5~0.9 の単結晶層 (緩衝層) 及び半導体単結晶層 (動作層) を有することを特徴とする半導体装置を提供するものである。

以下、本発明を図面を参照して実施例により詳細に説明する。

第1図は厚み 300 μm 前後の Si 基板 1 上に

マグネシヤ スピネル (MgO)_{1-x} (Al_2O_3)_x,
 $x=0.5\sim0.9$ の単結晶緩衝層2を1~2 μm 程度形
 成し、次いでその上面に数千ÅのGaAs単結晶動
 作層3を形成せしめた本発明の基板ウェーハの断
 面図を示している。

先づ、S1基板1上にマグネシヤ スピネルを
 エピタキシャル成長せしめる化学反応式は次の二
 式による。



これらの原料はすべて高純度でなければならず、
 99.999% Al金属、99.99% HClガス、99.9%
 CO₂ガスなどを用いる。

第2図はマグネシヤ・スピネルの気相成長装置
 を示し、4は石英反応管、5はS1基板、6は該
 基板の加熱体、7はアルミニウム(Al)を収容す
 るソース・ポート、8は塩化マグネシウム(MgCl₂)
 液を入れるソース・ポート、9と10はそれらの

- 3 -

る。

次にこの様にしてえられたマグネシヤ・スピネ
 ル単結晶緩衝層上にGaAs単結晶動作層を成長せ
 しめるが、該動作層の成長に用いる原料ガスには
 例えばトリメチルガリウム((CH₃)₃Ga)とアルシ
 ン(AsH₃)、又はトリエチルガリウム((C₂H₅)₃Ga)
 とアルシン(AsH₃)、又はジエチルガリウムクロラ
 イド((C₂H₅)₂GaCl)とアルシン(AsH₃)などを用
 い得るが、本実施例では(CH₃)₃GaとAsH₃を用い
 る方法で説明する。

第3図は該GaAs動作層の気相成長装置を示し、
 16は石英製反応ベルジャー、17はマグネシヤ
 スピネル層を成長せしめたS1基板、18は高周
 波コイルなどの加熱体、19はカーボンサセプタ
 で、該カーボンサセプタには回転を与える。ガス
 系統は20よりH₂ガスをキャリアガスとした
 (CH₃)₃Gaが送入され、21より同様にH₂ガスを
 キャリアガスとしたAsH₃が送入され、22はド
 ーバントを送入する配管で、反応後の廃ガスは23
 より排出される。ドーバントとしてはn型には磷

- 5 -

特開昭55-87424(2)

加熱体である。ガス系統は11より塩化(HCl)ガ
 ス、12より炭酸ガス(CO₂)、13より水素ガス
 (H₂)が送入され、14はバース用配管で、反応
 後の廃ガスは15より排出される。

ソースポート7に収容されたAl金属は加熱さ
 れ、H₂ガスをキャリアガスとしたHClガスと(1)
 式の反応を起こして塩化アルミニウム(AlCl₃)ガ
 スを発生し、又ソースポート8に入れられた塩化マ
 グネシウム(MgCl₂)液は加熱されてMgCl₂ガスを
 発生しH₂ガスでS1基板5上に搬送される。別に
 CO₂ガスがH₂ガスと共に石英反応管4に直接送入
 され、これが混合して加熱体5で加熱されたS1
 基板5上で(2)式の反応を生じてマグネシヤ・スピ
 ネルが被着する。

例えばS1基板5、ソースポート7、ソースポ
 ート8の加熱温度をそれぞれ1100℃、600℃、900℃
 とし、HClガス流量20 CC/分、CO₂ガス流量
 60 CC/分、全体のH₂ガス流量15 L/分とした条件
 によってマグネシヤ・スピネルの成長速度は0.08
 μm/分となり、良好なエピタキシャル層がえられ

- 4 -

化水素(H₂S)など、又P型にはジメチルジシ
 ン((C₂H₅)₂Zn)などが使用される。

かような気相成長装置を用いて、AsH₃と(CH₃)₃Ga
 のモル比を10~30、S1基板17の加熱温度
 を700~740℃として成長せしめると鏡面を有す
 る高品質のGaAsエピタキシャルがみられる。即
 ち該GaAsエピタキシャル層は表面にヒルロツク
 やピラミンド状の異状突起が殆んどなく厚さの均
 一な良質の結晶性のエピタキシャル層である。そ
 の原因としては前記の様にマグネシヤスピネル単
 結晶緩衝層を使用したことによるもので、Al₂O₃
 の単結晶緩衝層を形成せしめた場合と比べると格
 子不整合が小さいためである。格子不整合率の測
 定によるとマグネシヤ・スピネル層でx=0.5の
 とき約1%, 又x=0.9のとき約4.5%, γ-Al₂O₃
 層で5.6%, α-Al₂O₃層で1.5%であった。尚、
 x>0.5のマグネシヤ・スピネル単結晶は良好な
 結晶性が得られないのでx=0.5を上限とするも
 のである。

この様にしてえられた基板ウェーハを用いて、

- 6 -

表面のGaAs層を動作層とするマイクロ波半導体素子、MES・FET、ガンダイオード、バラクタなどを形成せしめると廉価で高品質の半導体装置がえられる。

以上はGaAs半導体装置で説明したが、本発明はその他の化合物半導体装置にも適用が出来て、信頼度の高い半導体装置が安価に製造できる実用価値の大きいものである。

4. 図面の簡単な説明

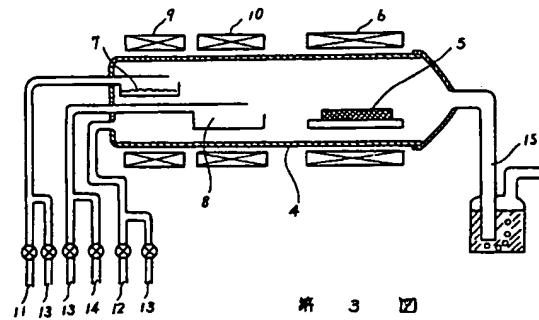
第1図は本発明の半導体装置に用いる基板ウェーハの断面図で、第2図はマグネシウム単結晶層の気相成長装置、第3図はGaAs単結晶層の気相成長装置を示している。

1はシリコン単結晶基板で、2はマグネシウム単結晶層、3はGaAs単結晶である。

代理人 弁理士 松岡 安 四 郎



第 2 図



第 3 図

